

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許公開番号

特開平9-129886

(43) 公開日 平成9年(1997)5月16日

(51) Int.Cl.*	識別記号	庁内整理番号	F I	技術表示番号
H01L 29/786			H01L 29/78	6 2 6 C
21/336				6 1 2 C
				6 1 7 W

審査請求 未請求 請求項の数12 O L (全 13 頁)

(21) 出願番号 特願平7-280412
 (22) 出願日 平成7年(1995)10月27日

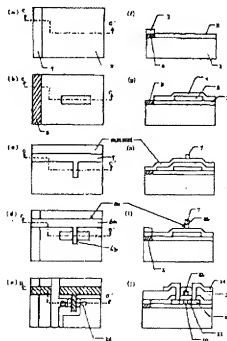
(71) 出願人 000005049
 シャープ株式会社
 大阪府大阪市阿倍野区長池町22番2号
 (72) 発明者 斉藤 尚史
 大阪府大阪市阿倍野区長池町22番2号 シ
 ャープ株式会社内
 (72) 発明者 渋谷 司
 大阪府大阪市阿倍野区長池町22番2号 シ
 ャープ株式会社内
 (74) 代理人 井原士 梅田 勝

(54) 発明の名称 半導体装置およびその製造方法

(57) 【要約】 (修正有)

【課題】 オフセット傾斜を有する薄膜トランジスタを製造する際に、素子の特性や歩留まりを損なわずに生産する方法および、そのための薄膜トランジスタおよび周辺の配線の構造を提供する。

【解決手段】 絶縁性基板1上に堆積した金属薄膜を選択的に酸化して金属酸化膜2を形成し、その上に薄膜トランジスタを形成する。酸化されずに金属薄膜の状態で見えさせた部分と薄膜トランジスタに接続される配線あるいは電極の一端を電気的に接続させる。金属薄膜の状態で見えさせた部分は薄膜トランジスタのゲート電極6bの周囲に絶縁酸化膜8bを形成する際の圧圧力加減子5とする。また、金属薄膜の状態で見えさせた部分による中絶電極を介して、ゲート電極の周囲に絶縁酸化膜を形成した複数の薄膜トランジスタを相互に電気的に接続させる。



(2)

特開平 9-129886

【特許請求の範囲】

【請求項1】 絶縁表面を有する基板上に形成された金属薄膜を、選択的に酸化して形成した金属酸化膜領域と、

前記金属薄膜の一部に形成した金属電極と、

前記金属酸化膜上に形成された複数の薄膜トランジスタとを備え、

該薄膜トランジスタが前記金属電極に電気的に接続されていることを特徴とする半導体装置。

【請求項2】 絶縁表面を有する基板上に形成された金属薄膜を、選択的に酸化して形成した金属酸化膜領域と、

前記金属薄膜の一部に形成した金属電極と、

前記金属酸化膜上に形成された複数の薄膜トランジスタとを備え、

該薄膜トランジスタのゲート電極あるいはゲート配線の一端が前記金属電極に電気的に接続されていると共に、該金属電極が、前記薄膜トランジスタのゲート電極あるいはゲート配線を局部酸化する際の電圧印加端子であることを特徴とする半導体装置。

【請求項3】 前記ゲート電極あるいはゲート配線の一部であって前記電圧印加端子寄りの位置に、前記ゲート電極あるいはゲート配線の局部酸化の進行を制御する局部酸化制御手段が設けられていることを特徴とする特許請求の範囲第2項記載の半導体装置。

【請求項4】 前記電圧印加端子と離間して形成された第2の電圧印加端子が、該局部酸化制御手段よりも前記薄膜トランジスタ寄りの位置で、前記ゲート配線と電気的に接続されていることを特徴とする特許請求の範囲第3項記載の半導体装置。

【請求項5】 絶縁表面を有する基板上に形成された金属薄膜を、選択的に酸化して形成した金属酸化膜領域と、

前記金属薄膜の一部に形成した金属電極と、

前記金属酸化膜上に形成された複数の薄膜トランジスタとを備え、

該薄膜トランジスタのうちの一つの薄膜トランジスタのソース電極またはドレイン電極の少なくとも一つと、他の薄膜トランジスタのゲート電極とが前記金属電極による中絶電極によって電気的に接続されていることを特徴とする半導体装置。

【請求項6】 前記金属薄膜が局部酸化または熱酸化可能な金属であり、前記金属酸化膜が該局部酸化または熱酸化可能な金属による局部酸化膜または熱酸化膜であることを特徴とする特許請求の範囲第1項乃至第5項記載の半導体装置。

【請求項7】 絶縁表面を有する基板上に金属薄膜を増積する工程と、

該金属薄膜の一部領域を金属薄膜の状態で見せ、その他の領域を酸化して金属酸化膜を形成する工程と、

該金属酸化膜上に薄膜トランジスタを形成する工程と、該薄膜トランジスタに接続される電極あるいは配線の一部を、前記金属薄膜の状態で見せさせた領域に電気的に接続させる工程と、

を有することを特徴とする半導体装置の製造方法。

【請求項8】 絶縁表面を有する基板上に金属薄膜を増積する工程と、

該金属薄膜の一部領域を金属薄膜の状態で見せ、その他の領域を酸化して金属酸化膜を形成する工程と、

該金属酸化膜上に薄膜トランジスタを形成する工程と、該薄膜トランジスタに接続されるゲート電極あるいはゲート配線の一部を、前記金属薄膜の状態で見せさせた領域に電気的に接続させる工程と、

前記金属薄膜の状態で見せさせた領域を電圧印加端子として前記薄膜トランジスタのゲート電極あるいはゲート配線の表面に局部酸化膜を形成する工程と、を有することを特徴とする半導体装置の製造方法。

【請求項9】 前記薄膜トランジスタに接続されるゲート電極あるいはゲート配線の一部であって、前記電圧印加端子寄りの位置にゲート電極あるいはゲート配線の局部酸化の進行を制御する局部酸化制御手段を設けたゲート電極あるいはゲート配線を形成する工程を有することを特徴とする特許請求の範囲第8項記載の半導体装置の製造方法。

【請求項10】 前記薄膜トランジスタに接続されるゲート電極あるいはゲート配線の一部であって、前記電圧印加端子寄りの位置に前記ゲート電極あるいはゲート配線の局部酸化の進行を制御する局部酸化制御手段を設け、かつ該局部酸化制御手段よりも前記薄膜トランジスタ寄りの位置から分離した第2の電圧印加端子を設けたゲート電極あるいはゲート配線を形成する工程を有することを特徴とする特許請求の範囲第8項記載の半導体装置の製造方法。

【請求項11】 絶縁表面を有する基板上に金属薄膜を増積する工程と、

該金属薄膜の一部領域を金属薄膜の状態で見せさせて金属電極を形成する工程と、

前記金属薄膜の他の領域を完全に酸化して金属酸化膜を形成する工程と、

該金属酸化膜上に半導体薄膜、さらに前記基板上にゲート絶縁膜を増積して複数の薄膜トランジスタを形成する工程と、

前記金属電極上の前記ゲート絶縁膜にコンタクトホールを形成する工程と、

前記複数の薄膜トランジスタのうち一つの薄膜トランジスタのゲート電極あるいはゲート配線を前記コンタクトホールを介して前記金属電極に電気的に接続する工程と、

前記複数の薄膜トランジスタのゲート電極あるいはゲート配線の表面に局部酸化膜を形成する工程と、

前記複数の薄膜トランジスタのゲート電極あるいはゲート配線の表面に局部酸化膜を形成する工程と、

前記複数の薄膜トランジスタのゲート電極あるいはゲート配線の表面に局部酸化膜を形成する工程と、

前記複数の薄膜トランジスタのゲート電極あるいはゲート配線の表面に局部酸化膜を形成する工程と、

前記複数の薄膜トランジスタのゲート電極あるいはゲート配線の表面に局部酸化膜を形成する工程と、

前記複数の薄膜トランジスタのゲート電極あるいはゲート配線の表面に局部酸化膜を形成する工程と、

前記複数の薄膜トランジスタのゲート電極あるいはゲート配線の表面に局部酸化膜を形成する工程と、

前記複数の薄膜トランジスタのゲート電極あるいはゲート配線の表面に局部酸化膜を形成する工程と、

(3)

特開平9-129886

3
前記複数の薄膜トランジスタ上に層間絶縁膜を堆積する工程と、

前記金属電極上の該層間絶縁膜および前記ゲート絶縁膜にコンタクトホールを形成する工程と、

前記複数の薄膜トランジスタのうち他の薄膜トランジスタのソース電極またはドレイン電極の少なくとも一つを、前記コンタクトホールを介して前記金属電極に電気的に接続する工程と、を有することを特徴とする半導体装置の製造方法。

【請求項12】 陽極酸化法あるいは熱酸化法を用いて前記基板上に堆積された金属薄膜を酸化することにより前記金属酸化膜を形成する工程を有することを特徴とする特許請求の範囲第7項乃至第11項記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は薄膜トランジスタに関し、特にアクティブマトリクス型液晶表示装置あるいはその周辺駆動回路に使用される薄膜トランジスタおよびその製造方法に関するものである。

【0002】

【従来の技術】 近年、薄型で軽量、かつ低消費電力という利点を有するディスプレイとしてアクティブマトリクス型液晶表示装置が注目を集めている。その中でも、大面積化、高解像度化および低コスト化等の要求から、安価な低融点ガラス基板上に液晶駆動素子として多結晶シリコン薄膜を用いる薄膜トランジスタ（以下TFTと称する。）を形成する技術に大きな期待が寄せられている。

【0003】 このような、多結晶シリコン薄膜をTFTの活性領域として用いたTFTにおいては、オフ時のリーク電流を低減することが重要な課題となっている。この、オフ時のリーク電流を低減する方法として知られているのが“オフセットゲート構造”である。すなわち、TFTのゲート電極と多結晶シリコン薄膜に形成されたソース領域およびドレイン領域とが直らないようにオフセット傾度を形成するというものである。TFTの特性はこのオフセット傾度の幅に大きく左右されるので、TFTを形成する際にはオフセット領域の幅を高い精度で制御することが必要とされている。

【0004】 従来では特開平5-267666に開示されているように、アルミニウム等の金属材料をTFTのゲート電極に用い、その電極表面に陽極酸化膜を形成し、この酸化膜の厚みをオフセット傾度とする構成が知られている。さらに、この陽極酸化工程においては、特開平6-338612に開示されているように、ゲート電極の側面には比較的低い電圧で形成できる多孔質の陽極酸化膜を形成し、ゲート電極の上面に比べて上部配線との絶縁性を良好にするための多孔質の陽極酸化膜を形成することにより、オフセット傾度の形成と電気的な

4
絶縁性の向上を両立させる方法が知られている。

【0005】

【発明が解決しようとする課題】 上記従来の方法によれば、TFTのゲート電極の表面に陽極酸化膜を形成することによって、電極の耐腐食性の改善、ヒロック等の劣化の防止、電気的な絶縁性の向上など、さまざまな利点を得ることができる。反面、ゲート電極の表面に陽極酸化膜を得るための陽極酸化工程において、以下に示す問題点があった。

10 【0006】 通常、陽極酸化は図8(a)に示すように、配線パターンが形成した基板100を電解液中に浸漬し、この基板にプラス電圧、これと対向する基板101にマイナスの電圧を印加することによって行う。一般的には、対向する基板101には劣化の少ない金属等を用いることが多い。図8(b)に示すように、配線パターンを形成した基板100には電圧印加用のクリップ等を取り付けて、陽極酸化膜を形成しようとする部分まで電解液中に浸漬する。

20 【0007】 上記従来例のように、アルミニウムを主成分とする金属で構成されたゲート電極の側面および上面に、それぞれ異なる形状の酸化膜を形成しようとする場合、陽極酸化を別途2回行う必要がある。詳細には、まずゲート電極の側面だけを効果的に陽極酸化するために、当初陽極酸化を必要としないゲート電極の上面にゲート電極のエッチングの際に用いたレジストパターンをマスクとして作用させる。次にゲート電極上面を陽極酸化するために、ゲート電極の一部に陽極酸化用の電圧を印加するクリップ等を取り付けるための電圧印加端子が必要となるが、従来は陽極酸化時のマスクであるレジストパターンの一部を腐蝕で拭き取る等の方法を用いて除去し、電圧印加端子となる部分を確保していた。

30 【0008】 このような、レジストパターンを溶剤で拭き取るといった工程は、通常のTFTの製造工程に加える金属腐蝕等のスパッタリング、デポジションといった成膜装置を用いた成膜工程、あるいは電極、配線等のパターニング、エッチングといった後処理装置やエッチング装置を用いたフォトリソ工程とは異なる工程であるため、例えば機械的に処理しようとする、通常のTFTの製造工程で使用しないような特殊な製造装置を新たに導入しなければならず、余分な投資が必要であった。このため、レジストパターンを溶剤で拭き取る工程だけを手作業によって処理せざるを得なかった。しかしながら、レジストパターンを手作業で拭き取るという工程においては、製造効率が著しく低下するほか、作業中に発生するダストによって歩留まり低下させるという欠点も生じていた。

40 【0009】 加えて、TFTの特性を大きく左右するオフセット領域の幅を、陽極酸化工程において高い精度で制御するためには、適切的な電圧、電流および時間の数値的な制御が必要であり、しかも溶剤の劣化率により作業

の度に陽極酸化膜の厚みにばらつきが生じるといった不具合があった。

【0010】また、同一基板上に簡易用トランジスタと、その簡易用トランジスタを駆動する駆動用トランジスタとを形成した駆動回路一体型の液晶表示装置の場合、駆動用トランジスタには動作周波数を上げるためにオン電流の大きなトランジスタ特性が必要であり、一方、簡易用トランジスタにはオフ電流の低いトランジスタ特性が必要である。そこで、駆動用トランジスタではオフセット領域の幅を狭くし、簡易用トランジスタではオフセット領域の幅を長くするのが好ましく、同一基板上においてトランジスタの使用目的に応じて数種類のオフセット領域の幅が必要とされていた。このため、従来では、数種類のオフセット領域の幅別に陽極酸化膜の適圧印加端子を分けて、各々の適電圧電圧を電流を変化させるか、または通電時間を変化させることにより陽極酸化膜の膜厚を制御せざるを得ず、非常に複雑な作業を必要としていた。

【0011】更に、駆動回路一体型の液晶表示装置の場合には、NチャネルTFTとPチャネルTFTとを電気的に接続して周辺駆動回路を構成する必要がある。例えばNチャネルTFTあるいはPチャネルTFTのゲート電極にAノードを用いた場合、その陽極酸化膜をリン酸や希酸を用いてエッチングする必要がある。しかしながら、このようなエッチングにおいては陽極酸化膜と下地のゲート電極であるAノードとの選択比が非常に小さいため、陽極酸化膜のみをエッチングで除去することが困難である。従って、TFTのゲート電極の表面に形成された陽極酸化膜を完全に除去して接続用のコンタクト部を確保することが容易ではなかった。そのため、NチャネルTFTとPチャネルTFTとの接続が良好に行われないといった問題が生じていた。

【0012】本発明は上記の課題を解決するもので、ゲート電極の表面に陽極酸化法により陽極酸化膜を形成してオフセット領域を形成する際、特殊な工程を必要とせず、簡単な工程により陽極酸化膜を形成し、かつ複数のオフセット領域の幅を高精度に制御することができ、更に簡易用トランジスタとそれを駆動する駆動用トランジスタとの良好なコンタクトを得ることができるとTFTおよびその製造方法を提供することを目的とする。

【0013】

【課題を解決するための手段】本発明の半導体装置は、絶縁表面を有する基板上に形成された金属薄層を、選択的に酸化して形成した金属酸化膜領域と、前記金属薄層の一部に形成した金属電極と、前記金属酸化膜上に形成された複数の薄膜トランジスタとを備え、該薄膜トランジスタが前記金属電極に電気的に接続されていることを特徴とするものであり、そのことにより上記目的が達成される。

【0014】また、本発明の半導体装置は、絶縁表面を

有する基板上に形成された金属薄層を、選択的に酸化して形成した金属酸化膜領域と、前記金属薄層の一部に形成した金属電極と、前記金属酸化膜上に形成された複数の薄膜トランジスタとを備え、該薄膜トランジスタのゲート電極あるいはゲート配線の一部が前記金属電極に電気的に接続されていると共に、該金属電極が、前記薄膜トランジスタのゲート電極あるいはゲート配線を陽極酸化する際の電圧印加端子であることを特徴とするものであり、そのことにより上記目的が達成される。

【0015】前記ゲート電極あるいはゲート配線の一部であって前記電圧印加端子寄りの位置に、前記ゲート電極あるいはゲート配線の陽極酸化の進行を制御する陽極酸化制御手段が設けられてもよい。

【0016】前記電圧印加端子と離隔して形成された第2の電圧印加端子が、前記陽極酸化制御手段より前記薄膜トランジスタ寄りの位置で、前記ゲート配線と電気的に接続されるのが望ましい。

【0017】本発明の半導体装置は、絶縁表面を有する基板上に形成された金属薄層を、選択的に酸化して形成した金属酸化膜領域と、前記金属薄層の一部を酸化せずに残置させて形成した金属電極と、前記金属酸化膜上に形成された複数の薄膜トランジスタとを備え、該薄膜トランジスタのうち一つの薄膜トランジスタのソース電極またはドレイン電極の少なくとも一つと、他の薄膜トランジスタのゲート電極とが前記金属電極による中継電極によって電気的に接続されていることを特徴とするものであり、そのことにより上記目的が達成される。

【0018】前記金属薄層は、好ましくは、陽極酸化または熱酸化可能な金属であり、前記金属酸化膜が陽極酸化または熱酸化可能な金属による陽極酸化膜または熱酸化膜である。

【0019】本発明の半導体装置の製造方法は、絶縁表面を有する基板上に金属薄層を堆積する工程と、該金属薄層の一部領域を金属膜厚の状態で残置させ、その他の領域を酸化して金属酸化膜とする工程と、該金属酸化膜上に薄膜トランジスタを形成する工程と、該薄膜トランジスタに接続される電極あるいは配線の一部を、前記金属膜厚の状態で残置させた領域に電気的に接続させる工程とを含み、そのことにより上記目的が達成される。

【0020】前記金属膜厚の状態で残置させた領域を電圧印加端子として前記薄膜トランジスタのゲート電極あるいはゲート配線の表面に陽極酸化膜を形成する工程とを含んでもよい。

【0021】前記薄膜トランジスタに接続されるゲート電極あるいはゲート配線の一部であって、前記電圧印加端子寄りの位置にゲート電極あるいはゲート配線の陽極酸化の進行を制御する陽極酸化制御手段を設けたゲート電極あるいはゲート配線を形成する工程を含むことが望ましい。

【0022】前記薄膜トランジスタに接続されるゲート

(5)

特開平 9-129886

7

電極あるいはゲート配線の一部であって、前記電圧印加端子寄りの位置に前記ゲート電極あるいはゲート配線の局部酸化の進行を制御する局部酸化制御手段を設け、かつ局部酸化制御手段よりも前記薄膜トランジスタ寄りの位置から分岐した第2の電圧印加端子を設けたゲート電極あるいはゲート配線を形成する工程を含んでもよい。

【0023】本発明の半導体装置の製造方法は、絶縁表面を有する基板上に金属薄膜を堆積する工程と、該金属薄膜の一部領域を金属薄膜の状態で残存させ金属電極を形成する工程と、前記金属薄膜の他の領域を完全に酸化して金属酸化膜を形成する工程と、該金属酸化膜上に半導体薄膜、さらに前記基板の上にゲート絶縁膜を堆積して複数の薄膜トランジスタを形成する工程と、前記金属電極上の前記ゲート絶縁膜にコンタクトホールを形成する工程と、前記複数の薄膜トランジスタのうち一つの薄膜トランジスタのゲート電極あるいはゲート配線を前記コンタクトホールを介して前記金属電極に電気的に接続する工程と、前記複数の薄膜トランジスタのゲート電極あるいはゲート配線の表面に局部酸化膜を形成する工程と、前記複数の薄膜トランジスタ上に層間絶縁膜を堆積する工程と、前記金属電極上の層間絶縁膜および前記ゲート絶縁膜にコンタクトホールを形成する工程と、前記複数の薄膜トランジスタのうち他の薄膜トランジスタのソース電極またはドレイン電極の少なくとも一つを、前記コンタクトホールを介して前記金属電極に電気的に接続する工程とを含む、そのことにより上記目的が達成される。

【0024】局部酸化法あるいは熱酸化法を用いて前記基板上に堆積させた金属薄膜を酸化して前記金属酸化膜を形成する工程を含むものであってもよい。

【0025】以下、上記構成の作用について説明する。

【0026】本発明によれば、基板上に形成された金属薄膜を酸化させて形成した金属酸化膜上に「T」が形成され、金属薄膜のままだと残存させた領域による電圧印加端子に「T」のゲート電極あるいはゲート配線が接続されるように構成されている。よって、ゲート電極の表面、特にゲート電極の側面に局部酸化膜を形成する際に、ゲート電極の表面に所望の厚みの局部酸化膜を形成することが極めて容易になる。しかも、複数の種類の局部酸化制御手段を用いることにより、一度の局部酸化工程で複数の種類の薄膜の局部酸化膜を形成することが可能となる。即ち、同一基板内において、複数の種類のサブセット領域を有する「T」を形成することができる。

【0027】また、局部酸化制御手段により、局部酸化時の電圧、電流および時間等の微妙な制御が不要となり、ゲート電極の表面に所望の厚みの局部酸化膜を形成することが極めて容易になる。しかも、複数の種類の局部酸化制御手段を用いることにより、一度の局部酸化工程で複数の種類の薄膜の局部酸化膜を形成することが可能となる。即ち、同一基板内において、複数の種類のサブセット領域を有する「T」を形成することができる。

8

【0028】更に、ゲート電極の表面に局部酸化膜を形成した複数の「T」を相互に接続する際、基板上に金属薄膜のままだと残存させた領域を中間電極とし、複数の「T」のうち一つの「T」のソース電極およびドレイン電極の少なくとも一つと、他の「T」のゲート電極とを前記の中間電極を介して電気的に接続する。この結果、複数の「T」のゲート電極の表面に形成されている局部酸化膜をエッチング除去する工程を行う必要がなくなるので、良好なコンタクトを得ることができる。

10

【0029】尚、これら金属薄膜によって形成される電圧印加端子および中間電極は、基板上に形成された金属薄膜を酸化させて金属酸化膜を形成する際に同時に形成するため、電圧印加端子および中間電極を形成したことによる不要な侵食が生じることがない。

【0030】

【発明の発明の形態】以下、本発明の実施形態について説明する。

【0031】実施形態1 図1 (a) は本実施形態の「T」ならびに局部酸化用の電圧印加端子を形成した基板の平面図である。図1 (b) は図1 (a) の「A-A'」線で示された部分の断面図であり、図1 (c) は図1 (a) の「B-B'」線で示された部分の断面図である。図1 (a) ~ (c) において、絶縁性基板1上に金属薄膜を酸化して形成した金属酸化膜2を設け、多結晶シリコン薄膜3を島状にパターンニングし、その上にゲート絶縁膜4を形成している。ゲート絶縁膜4は、酸化せずに金属薄膜として残存させた領域、即ち局部酸化用の電圧印加端子5となる部分を露出するように加工されている。ゲート絶縁膜4上にはゲート配線6 a およびゲート電極6 b が形成され、電圧印加端子5に電気的に接続される。ゲート配線6 a およびゲート電極6 b 上にはゲート配線6 c およびゲート電極6 d をパターンニングした後のマスクパターンが残され、これが局部酸化時のマスク7となる。

20

30

【0032】図2 (a) ~ (f) は本発明の製造方法の詳細を示す平面図、図2 (f) ~ (j) はそれぞれ図2 (a) ~ (e) の「C-C'」線で示された部分の断面図である。図2 (a) および (f) に示すように、まず始めに石英基板上にガラス基板等の絶縁性基板1の全面に金属薄膜をスパッタリング法等により堆積させる。金属薄膜としてはAl、Ta、Ti、Nbまたはこれらを主成分とする合金を用いることができる。本実施形態では金属薄膜として「T」薄膜を用いた。T薄膜の膜厚は金属酸化膜を形成する方法やその条件を考慮して適宜決定すればよいが、T薄膜の膜厚があまりに厚くなると金属酸化膜を形成するのに実用があるため、本実施形態では100~200 nm程度、好ましくは100~150 nm程度の順序で基板上に堆積させた。

40

【0033】続いてT薄膜上の、後に局部酸化用の電圧印加端子となる領域にマスク7を設け、T薄膜の

9

それ以外の領域を酸化して金属酸化膜を形成した。金属薄膜上に設けたマスクは金属酸化膜を形成した後は取り除く。T_a薄膜を酸化させ金属酸化膜を形成する方法としては、熱酸化法や熱酸化法を利用することができる。

【0034】熱酸化法により金属酸化膜を形成する場合は、硝酸アンモニウム、酒石酸アンモニウム等の電解液中にT_a薄膜を形成した基板を浸漬し、これを陰極として、同じ電解液中の陰極との間に電圧を印加して電解液中のT_a薄膜を酸化させることができる。酸化膜の厚さと印加電圧は比例関係を有しているため、T_a薄膜の厚厚を考慮して印加電圧等の熱酸化条件を決定すれば良い。

【0035】熱酸化法により金属酸化膜を形成する場合は、T_a薄膜を形成した基板を酸素雰囲気中で500℃程度に加熱することによって酸化させることができる。酸化膜の厚厚と加熱温度は比例関係を有しているため、T_a薄膜の厚厚を考慮して加熱温度等の熱酸化条件を決定すれば良い。

【0036】金属薄膜上に設けるマスクは、熱酸化法を用いる場合は熱酸化工程に耐える材質であれば良く、ポリイミド、感光性がポリイミド等を用いることができる。通常のフォトリソ工程で用いられるフォトリソレジストも金属薄膜の表面を処理することにより利用することができる。フォトリソレジストや感光性がポリイミド等は通常のフォトリソ工程によるパターンニングが容易であるため、電圧印加端子5を所望の形状に形成するのに適している。熱酸化法を用いる場合はマスクに耐熱性が必要であるため、例えばSiO₂膜を所定の形状にパターンニングして用いるのが適当である。

【0037】次に図2(b)および(g)に示すように、金属酸化膜2上に多結晶シリコン薄膜3による島状のパターンを形成する。本発明において、多結晶シリコン薄膜3は金属酸化膜上にCVD法等により多結晶シリコン薄膜を直接成膜する方法、あるいは非晶質シリコン薄膜をプラズマCVD法等により成膜した後に600℃程度の温度で熱処理して結晶化する固相成長法またはレーザー光を照射して加熱、再結晶化させるレーザー結晶化法の何れの方法を用いて形成しても差し支えない。本実施形態では基板上に非晶質シリコン薄膜を50～100nm程度の厚厚で堆積させ、レーザー光を照射して、非晶質シリコン薄膜を結晶化する方法を用いた。

【0038】使用するレーザー光としてはXeClエキシマレーザー（波長308nm）、KrFエキシマレーザー（波長248nm）、ArFエキシマレーザー（波長193nm）、XeFエキシマレーザー（波長353nm）等を用いることができる。レーザー光は絶縁性基板の非晶質シリコン薄膜を形成した表面側あるいはその裏面側、即ち絶縁性基板の裏面側の何れの方からも照射することが可能である。但し、絶縁性基板の裏面側か

(6)

特開平9-129888

10

らレーザー光を照射する場合は絶縁性基板によるレーザー光の吸収による損失を考慮する必要がある。この場合、絶縁性基板が石英基板であれば基板によるレーザー光の吸収は低くであるが、低融点ガラス基板を用いる場合にはレーザー光の波長によっては基板によるレーザー光の吸収が顕著なため、比較的吸収が少ないXeClエキシマレーザー、ArFエキシマレーザー等を用いることが望ましい。

【0039】絶縁性基板の裏面側からレーザー光を照射すると、半導体薄膜の表面が粗面化したり凹凸が発生する等の悪影響を回避する効果が期待できる。レーザー光の照射条件はレーザー光が照射される膜の膜厚、膜厚等により異なる。本実施形態ではレーザー光は絶縁性基板の非晶質シリコン薄膜を形成した表面側から照射し、レーザー光のエネルギー密度は200～400mJ/cm²、例えば300mJ/cm²程度とした。レーザー光照射時には結晶の均一性を向上するために基板を200～300℃、あるいは400℃、例えば400℃に加熱した。レーザー光の形状はレンズ等の光学系により数mm角～数cm角程度のスポット状から長辺が数cm～数十cm、あるいはそれ以上、短辺が数mm程度の長尺状に加工することができ、何れのレーザー光も本実施形態では用いることができる。

【0040】引き続き、島状にパターンニングされた多結晶シリコン薄膜3を覆うように基板全面にわたって氮化CVD法、またはプラズマCVD法等によりゲート絶縁膜4が形成される。本実施形態ではSiO₂膜を100nm程度の厚厚で堆積させた。その後ゲート絶縁膜4は熱酸化法による電圧印加端子5となる領域を露出するように加工される。

【0041】次に図2(c)および(h)に示すように、熱酸化法による電圧印加端子5となる領域を含む基板全面にわたって、ゲート配線およびゲート電極となる金属薄膜が堆積され、その上にゲート電極をパターンニングするためのレジストパターンが形成される。

【0042】このレジストパターンはゲート電極の側面に熱酸化膜を形成する際のマスクとしても用いられる。そのため、熱酸化工程に耐える必要があり、ポリイミド等、特に感光性ポリイミドが適している。通常のフォトリソ工程で用いられるフォトリソレジストも金属薄膜の表面に薄い酸化膜を形成するようであれば利用することができる。金属薄膜としてはAl、Ti、Nb等主成分とする熱酸化可能な金属を用いることができる。特に低抵抗な電極配線を形成するためには、Al、AlSi、AlTi、AlSc等のアルミニウムを主成分とする金属を用いることが望ましい。本実施形態ではゲート配線およびゲート電極となる金属薄膜にアルミニウムを主成分とする金属薄膜を用い、300～500nm、例えば300nm程度の厚厚で堆積させた。

【0043】次に図2(d)および(i)に示すよう

(7)

特開平9-129986

11

に、レジストパターンを用いて金属薄膜をパターンニング、エッチングしてゲート配線8aおよびゲート電極8bを形成する。このようにしてゲート配線8aおよびゲート電極8bとが陽極酸化用の電圧印加端子5に電気的に接続される。続いて、このレジストパターンをマスク7としてゲート電極8bの側面に多孔質の陽極酸化膜8aを形成する。多孔質の陽極酸化膜8aは3〜20%のクエン酸、シュウ酸、炭酸、クロム酸等の電解液を用いて陽極酸化を行うことによって得られる。本実施形態では基板を10%のクエン酸に浸漬し、10〜50Vの定電圧、例えば10Vの電圧を電圧印加端子5に印加して陽極酸化を行った。

【0044】次に図2(e)および(h)に示すように、マスク7を除去してゲート電極8bの上面を露出させ、無孔質の陽極酸化膜8bを形成する。無孔質の陽極酸化膜8bは3〜10%の酒石酸、硫酸、硝酸等のエチレングリコール溶液を用いて陽極酸化を行うことによって得られる。本実施形態では基板を3%の酒石酸のエチレングリコール溶液に浸漬し、これに電流を流して、電圧を毎分1〜5V、例えば毎分4Vで120Vまで上昇させて陽極酸化を行った。ゲート電極8bの側面に多孔質の陽極酸化膜8aを、上面に無孔質の陽極酸化膜8bを形成した後は、多結晶シリコン薄膜3のソース領域およびドレイン領域にイオン注入法、レーザードーピング法、あるいはプラズマドーピング法等を用いてNチャネルトランジスタを作成するときはP⁺、Pチャネルトランジスタを作成するときにはB⁺をドーピングしてチャネル領域10ならびにオフセット領域11を形成する。その後、レーザーアニール等の方法を用いて不純物の活性化を行い、層間絶縁膜12を覆層する。層間絶縁膜12には最良な膜性の良い有機シリコンを材料としたプラズマCVD法等によるSiO₂膜を数百nm〜数μm覆層するが一般的である。また他には酸化シリコン膜を用いることもできる。本実施形態ではSiO₂膜を300nm程度の膜厚で覆層した。最後に層間絶縁膜12及びゲート絶縁膜4にコンタクトホール13を開孔し、ソース電極およびドレイン電極14を形成する。ソース及びドレイン電極14はAl等の金属材料で形成する。

【0045】以上、本実施形態によると、ゲート電極8bの側面に陽極酸化膜を形成する際に、陽極酸化のマスクとなるレジストパターンの一部を除去するといった工程を行う必要がなく、通常使用している製造装置のみを用いて効率的に陽極酸化膜を形成することができる。

【0046】尚、本実施形態では石英基板、あるいはガラス基板のような非晶質基板を例に取って説明したが、基板はサファイア、CaO₂等の結晶性基板でもよい。また、上記の製造方法におけるレーザー結晶化およびゲート電極の周囲に陽極酸化膜を形成した後の工程はTFTの製造方法における一例を示したものであり、本発明のTFTの製造方法はこれに限定されるものではない。

12

い。

【0047】(実施形態2)図3(a)は本実施形態のTFTおよび陽極酸化用の電圧印加端子を形成した基板の平面図である。図3(b)は図3(a)のローウ領域で示された部分の断面図である。図3(a)および(b)において、実施形態1と同様に、まず始めに石英基板あるいはガラス基板等の絶縁性基板30の全面に金属薄膜をスパッタリング法等により堆積させる。本実施形態では金属薄膜としてTa薄膜を用いた。Ta薄膜の膜厚は金属酸化膜を形成する方法やその条件を考慮して適宜決定すればよいが、Ta薄膜の膜厚があまりに厚すぎると金属酸化膜を形成するのに支障があるため、本実施形態では100〜200nm程度、好ましくは100〜150nm程度の膜厚で基板上に堆積させた。

【0048】続いてTa薄膜の上に陽極酸化用の第1の電圧印加端子31となる領域にマスクを敷け、Ta薄膜のそれ以外の領域を酸化して金属酸化膜32を形成した。金属薄膜上に設けたマスクは金属酸化膜32を形成した後は取り除く。Ta薄膜を酸化させた金属酸化膜を形成する方法としては、陽極酸化法や熱酸化法を利用することができる。Ta薄膜を酸化させた金属酸化膜を形成する方法は実施形態1と同様の方法を用い得る。その後、実施形態1と同様に多結晶シリコン薄膜33を島状に形成し、ゲート絶縁膜を堆積して陽極酸化用の第1の電圧印加端子31となる領域を露出するように加工する。

【0049】図3(a)に示したように、ゲート配線34aおよびゲート電極35bを電圧印加端子31に接続するように形成する。その際、ゲート配線34aの第1の領域印加端子31より陽極酸化制御手段35を設け、ゲート配線34aの陽極酸化制御手段36よりもTFT素子の位置から分岐した第2の電圧印加端子36を設ける。

【0050】陽極酸化制御手段35は陽極酸化を行った際に、この部分が完全に酸化膜となると通電が停止するように、配線パターンを細くしたものである。この陽極酸化制御手段35の配線パターンの幅は所定のオフセット領域の幅に応じて適宜決定すればよい。本実施形態では例えば1μm〜4μm程度とした。

【0051】続いて、陽極酸化を行ってゲート電極35bの側面に多孔質の陽極酸化膜を形成する。多孔質の陽極酸化膜は3〜20%のクエン酸、シュウ酸、炭酸、クロム酸等の電解液を用いて陽極酸化を行うことによって得られる。本実施形態では基板を10%のクエン酸に浸漬し、10〜50Vの定電圧、例えば8Vの電圧を第1の電圧印加端子31に印加して陽極酸化を行った。第1の電圧印加端子31から電圧が印加され陽極酸化が進行して、陽極酸化制御手段35が完全に酸化されるとその部分の導電性がなくなり、陽極酸化制御手段35より先の部分は陽極酸化が停止する。即ち、ゲート電極35bの側面に陽極酸化制御手段35の幅に応じた多孔質の

(8)

特開平9-129886

13

陽極酸化膜が形成されることになる。本実施形態によるとゲート電極35bの側面に多孔質の陽極酸化膜が500nm〜2μmの厚みで形成される。

【0052】次にマスク39を除去してゲート電極35bの上面を露出させる。続いて、第2の電圧印加端子36に電圧を印加してゲート電極35bの上面に無孔質の陽極酸化膜を形成する。無孔質の陽極酸化膜は3〜10%の酒石酸、酢酸、硝酸等のエチレンジグリコール溶液を用いて陽極酸化を行うことによって得られる。本実施形態では基板を3%の酒石酸のエチレンジグリコール溶液に浸漬し、これに電流を流して、電圧を毎分1〜5V、例えば毎分4Vで100Vまで上昇させて陽極酸化を行った。

【0053】第2の電圧印加端子36はゲート配線34aの陽極酸化制御手段35が設けられた位置よりもTFT寄りの位置から分岐している。これにより、陽極酸化制御手段35により陽極酸化の進行が停止したゲート配線34aおよびゲート電極35bに再度電圧を印加することができるので、ゲート電極35bの上面に無孔質の陽極酸化膜を形成することができ、以下、実施形態1と同様の工程によりTFTを製造する。

【0054】以上、本実施形態によると、ゲート電極34bの周囲に陽極酸化膜を形成する際に、陽極酸化のマスクとなるレジストパターンの一部を除去するといった工程を行う必要がないほか、ゲート配線の一部に設けた陽極酸化制御手段35により陽極酸化の進行が停止するため陽極酸化条件の微妙な制御が不要となり、水溶液の劣化等の影響も低減される。従って、従来の陽極酸化工程のような複雑な工程が不要となり、簡単に陽極酸化を行うことができる。更に、第2の電圧印加端子36によりゲート電極34bの上面に無孔質の陽極酸化膜を形成することができる。

【0055】(実施形態3) 図4(a)は本実施形態を示す平面図である。図4(b)は図4(a)のD-E'線で示された部分の断面図である。図4(c)は図4(a)のF-F'線で示された部分の断面図である。図4(a)に示したように、基板上に準備させたT₀層膜を酸化させて金属酸化膜32およびその位置にT₀層膜を残存させ、第1の電圧印加端子31および第1の電圧印加端子31と隣接して第2の電圧印加端子36を形成する。その後、多結晶シリコン薄膜33を島状に形成し、ゲート絶縁膜を堆積して陽極酸化用の第1の電圧印加端子31となる領域を露出するように加工する。これらの工程は実施形態1および実施形態2と同様である。

【0056】次に図4(b)に示したように、ゲート配線34aおよびゲート電極34bを第1の電圧印加端子31に電気的に接続するように形成する。ゲート配線34aには第1の電圧印加端子31寄りに陽極酸化制御手段35を設ける。ゲート配線34aを図4(c)に示したように、ゲート絶縁膜に開孔されたコンタクトホール3

14

9を介して第2の電圧印加端子36と接続される。コンタクトホール39は陽極酸化制御手段35よりもTFT寄りの位置に形成される。陽極酸化制御手段35は陽極酸化を行った際に、この部分が完全に酸化膜となると通電が停止するように、配線パターンの幅を細くしたものである。この陽極酸化制御手段35の配線パターンの幅は所望のオフセット領域の幅に応じて適宜決定すればよい。本実施形態では例えば1μm〜4μm程度とした。

【0057】続いて、陽極酸化を行ってゲート電極34bの側面に多孔質の陽極酸化膜を形成する。多孔質の陽極酸化膜は0〜20%のクエン酸、シュウ酸、酒石酸、クロム酸等の電解液を用いて陽極酸化を行うことによって得られる。本実施形態では基板を10%のクエン酸に浸漬し、10〜50Vの定電圧、例えば10Vの電圧を第1の電圧印加端子31に印加して陽極酸化を行った。第1の電圧印加端子31から電圧が印加され陽極酸化が進行して、陽極酸化制御手段35が完全に酸化されるとその部分の導電性がなくなり、陽極酸化制御手段35より先の部分では陽極酸化が停止する。即ち、ゲート電極34bの側面に陽極酸化制御手段35の幅に応じた多孔質の陽極酸化膜が形成されることになる。本実施形態によるとゲート電極34bの側面に多孔質の陽極酸化膜が500nm〜2μmの厚みで形成される。

【0058】次にマスク39を除去してゲート電極34bの上面を露出させる。続いて、第2の電圧印加端子36に電圧を印加してゲート電極34bの上面に無孔質の陽極酸化膜を形成する。無孔質の陽極酸化膜は3〜10%の酒石酸、酢酸、硝酸等のエチレンジグリコール溶液を用いて陽極酸化を行うことによって得られる。本実施形態では基板を3%の酒石酸のエチレンジグリコール溶液に浸漬し、これに電流を流して、電圧を毎分1〜5V、例えば毎分4Vで100Vまで上昇させて陽極酸化を行った。

【0059】第2の電圧印加端子36はゲート配線34aの陽極酸化制御手段35が設けられた位置よりもTFT寄りの位置で、ゲート絶縁膜に形成されたコンタクトホール39を介してゲート配線34aと接続されている。これにより、陽極酸化制御手段35より陽極酸化の進行が停止したゲート配線34aおよびゲート電極34bに再度電圧を印加することができる。ゲート電極34bの上面に無孔質の陽極酸化膜を形成することができる。以下、実施形態1と同様の工程によりTFTを製造する。

【0060】以上、本実施形態によるとゲート配線の一部に設けた陽極酸化制御手段35の厚みに応じて陽極酸化の進行が停止するのと、陽極酸化条件の微妙な制御が不要となり、水溶液の劣化等の影響も低減される。従って、従来の陽極酸化工程のような複雑な工程が不要で、簡単に陽極酸化を行うことができる。更にこの後、第2の電圧印加端子36を利用すれば、ゲート電極34bの

(9)

特開平9-129886

15

上面に無孔質の陽極酸化膜を形成することができる。

【0061】(実施形態4)図5(a)は本実施形態を示す平面図である。図5(b)は図5(a)のG-G'線で示された部分の断面図である。図5(c)は図5

(a)のH-H'線で示された部分の断面図である。図5(a)に示したように、基板1上に堆積させたT_a薄膜を酸化させて金属酸化膜31および所定の位置にT_a薄膜を露出させ、第1の電圧印加端子31および第1の電圧印加端子31と隣接して第2の電圧印加端子36を形成する。その後、多結晶シリコン薄膜33を島状に形成し、ゲート絶縁膜38を堆積して陽極酸化膜の第1の電圧印加端子31となる領域を露出するように加工する。

【0062】次にゲート配線34aおよびゲート電極34bを第1の電圧印加端子31に電気的に接続するように形成する。これらの工程は実施形態1、実施形態2および実施形態3と同様である。ゲート配線34aおよびゲート電極34bと第1の電圧印加端子31が接続した部分は図5(b)に示したような形態となる。ゲート配線34aには第1の電圧印加端子31を介して陽極酸化制御手段35が設けられる。図5(c)に示したように、複数のゲート配線34aはゲート絶縁膜33に開孔された複数のコンタクトホール37を介して第2の電圧印加端子36と接続される。コンタクトホール37は陽極酸化制御手段36よりもT_a層の位置に開孔される。

【0063】陽極酸化制御手段35は陽極酸化を行った際に、この部分が完全に酸化されると過電圧が停止するように、逆電圧パターンの幅を細くしたものである。この陽極酸化制御手段35の逆電圧パターンの幅は所定のオフセット領域の幅に応じて決定設定されたい。本実施形態では例えば1 μ m \sim 4 μ m程度とされたい。続いて、陽極酸化を行ってゲート電極34bの側面に多孔質の陽極酸化膜を形成する。陽極酸化の条件は実施形態1に示した通りである。第1の電圧印加端子31から電圧が印加され陽極酸化が進行して、陽極酸化制御手段35が完全に酸化されるとその部分の導電性がなくなり、陽極酸化制御手段35より先の部分では陽極酸化が停止する。即ち、ゲート電極34bの側面に陽極酸化制御手段35の幅に合わせた多孔質の陽極酸化膜が形成されることになる。本実施形態によるゲート電極34bの側面に多孔質の陽極酸化膜が500nm \sim 2 μ mの厚みで形成される。次にマスク37を除去してゲート電極34bの上面を露出さ

せる。

【0064】続いて、第2の電圧印加端子36に電圧を印加してゲート電極34bの上面に無孔質の陽極酸化膜を形成する。第2の電圧印加端子36はゲート配線34aの陽極酸化制御手段35が設けられた位置よりもT_a層の位置で、ゲート絶縁膜33に開孔されたコンタクトホール39を介して複数のゲート配線34aと接続されている。これにより、陽極酸化制御手段35により陽極酸化の進行が停止した複数のゲート配線34aおよ

16

びゲート電極34bに再度電圧を印加することができ、ゲート電極34bの上面に無孔質の陽極酸化膜を形成することができる。

【0065】以上、本実施形態によるゲート配線の一部に設けた陽極酸化制御手段35の厚みに応じてゲート電極34bの陽極酸化の進行が停止するので、陽極酸化条件の微妙な制御が不要となり、水溶液の劣化等の影響も低減される。複数のゲート配線において、複数の陽極酸化制御手段35が設けられる場合にも、それぞれのゲート電極にそれぞれ所定の酸化膜厚に応じた幅の陽極酸化制御手段35を設けることにより、一度の陽極酸化工程で、複数の酸化膜厚を得ることができる。

【0066】(実施形態5)図6(a)は本実施形態を示す平面図である。図6(b)は図6(a)のJ-J'線で示された部分の断面図である。

【0067】本実施形態のT_a層は主に駆動回路一体型の液晶表示装置等の周辺駆動回路を構成するために用いられる。周辺駆動回路用T_a層はNチャネルT_a層とPチャネルT_a層とで構成される。図6(a)および図6(b)に示したように、基板1上に堆積させたT_a薄膜を酸化させて中継電極62を所定の位置に形成する。NチャネルT_a層およびPチャネルT_a層は、中継電極62を介して電気的に接続されることになる。

【0068】次に本発明の製造方法の詳細を説明する。図7(a)～(d)は本発明の製造方法の詳細を示す平面図、図7(e)～(h)は図7(a)～(d)のJ-J'線で示された部分の断面図である。

【0069】図7(a)および図7(e)に示すように、基板1上に堆積させたT_a薄膜を酸化させて金属酸化膜63および中継電極62を所定の位置に形成する。これらの形成方法は他の実施形態と同様である。

【0070】次に、図7(b)および図7(f)に示すように、図6(a)および図7(e)に示したNチャネルT_a層およびPチャネルT_a層となる多結晶シリコン薄膜64aおよび64bが島状に形成され、この多結晶シリコン薄膜64aおよび64bを覆うようにSiO₂膜等によるゲート絶縁膜65が堆積される。多結晶シリコン薄膜の形成方法は陽成法、レーザ焼結法、CVD法等、周知の何れの方法を用いても差し支えない。

【0071】次に、図7(c)および図7(g)に示すように、NチャネルT_a層のチャネル領域66に対応する部分にアルミニウムを主成分とする金属によるゲート電極67aが形成され、絶縁膜はゲート絶縁膜65に開孔されたコンタクトホール68を介して中継電極62に電気的に接続される。一方、PチャネルT_a層のチャネル領域66に対応する部分にもNチャネルT_a層と同様にゲート電極67aが形成される。このゲート電極67aの地盤は図示されていない絶縁膜に接続されている。これらのゲート電極67aおよび67bの表面には陽極酸化膜が形成される。陽極酸化膜の形成は、実施形

17

態1から実施形態4に示した方法で行うことができる。
尚、ゲート電極67nは陽極酸化膜形成後、不必要な配線を除いた後を図7に示している。

【0072】次に、図7(d)および(h)に示すように、多結晶シリコン薄膜64nおよび64pにソース領域およびドレイン領域70nおよび70p、オフセット領域68nおよび68pが形成される。更に、NチャネルTFT60およびPチャネルTFT61を覆うように層間絶縁膜71が基板全面に堆積される。NチャネルTFT60のソース電極およびドレイン電極72nは層間絶縁膜71およびゲート絶縁膜65に開孔されたコンタクトホール68を介して多結晶シリコン薄膜64nのソース領域およびドレイン領域70nに接続される。一方、PチャネルTFT61のソース電極およびドレイン電極72pのうち、ソース電極は層間絶縁膜71およびゲート絶縁膜65に開孔されたコンタクトホール68を介して中継電極62に電気的に接続されている。このようにして、NチャネルTFT60およびPチャネルTFT61は中継電極62を介して電気的に接続される。

【0073】以上、本実施形態によると、主に駆動回路一タイプの液晶表示装置等の周辺駆動回路において、ゲート電極の表面に陽極酸化膜が形成されたNチャネルTFTとPチャネルTFTとを相互に接続する際、従来のようにゲート電極の表面に形成された陽極酸化膜のみをエッチング除去する工程が必要なくなり、良好なコンタクトを得ることができると、

【0074】上記の製造工程はTFTの製造方法における一例を示したものであり、本発明のTFTの製造方法はこれに限定されるものではない。

【0075】

【発明の効果】以上の説明から明らかなように、互板上に堆積させた金属層の一部を酸化させた金属酸化膜上に形成されているTFTの配線または電極の一端が、金属層のまま残存させた領域に接続されているので、この領域を電圧印加端子または中継電極として使用することにより、ゲート電極表面に容易に陽極酸化膜を形成することができた。例えば、特にゲート電極の表面に陽極酸化膜を形成する際に、ゲート電極のパターニングに用いたマスクの一部を剥離する等、従来のような特殊な工程を行う必要がなくなった。

【0076】また、ゲート電極あるいはゲート配線の一部に陽極酸化膜形成手段が設けられているので、陽極酸化時の電圧、電流および時間の微妙な制御が不要となり、ゲート電極の表面に所望の厚みの陽極酸化膜を形成することが極めて容易になった。この際、複数種類の陽極酸化膜形成手段を用いれば、複数種類の厚みの陽極酸化膜を一度の陽極酸化工程で形成できるので、同一基板内において、複数種類のオフセット領域を有するTFTを形成することも可能となった。

【0077】さらに、ゲート電極の表面に陽極酸化膜を

(10)

特開平9-120886

18

形成した。複数のTFTと相互に接続する際に、複数のTFTのゲート電極の表面に形成されている陽極酸化膜をエッチング除去する工程を行う必要がなくなり、良好なコンタクトを得ることができ、同時に歩留まりを向上させることができた。

【0078】以上のように本発明は高性能な半導体装置、特に高性能な複数のTFTから構成される半導体装置あるいは半導体回路を提供する、産業上有益な発明である。

【図面の簡単な説明】

【図1】(a)は実施形態1を示す平面図である。

(b)はA-A'線で示される断面図、(c)はB-B'線で示される断面図である。

【図2】(a)～(e)は実施形態1の製造工程を示す平面図、(f)～(j)はそれぞれC-C'線で示される断面図である。

【図3】(a)は実施形態2を示す平面図である。

(b)はD-D'線で示される断面図である。

【図4】(a)は実施形態3を示す平面図である。

(b)はE-E'線で示される断面図、(c)はF-F'線で示される断面図である。

【図5】(a)は実施形態4を示す平面図である。

(b)はG-G'線で示される断面図、(c)はH-H'線で示される断面図である。

【図6】(a)は実施形態5を示す平面図である。

(b)はI-I'線で示される断面図である。

【図7】(a)～(d)は実施形態5の製造工程を示す平面図、(e)～(h)はそれぞれJ-J'線で示される断面図である。

【図8】(a)～(b)は陽極酸化法を示す概念図である。

【符号の説明】

1、30 絶縁基板

2、32、63 金属酸化膜

3、33、64n、64p 多結晶シリコン薄膜

4、70n、65 ゲート絶縁膜

5 電圧印加端子

6a、34a ゲート配線

6b、34b、67n、67p ゲート電極

7、37 マスク

8a 多孔質の陽極酸化膜

8b 無孔質の陽極酸化膜

9、70n、70p ソース領域およびドレイン領域

10、66 チャネル領域

11、69n、69p オフセット領域

12、71 層間絶縁膜

13、39、68 コンタクトホール

14、72n、72p ソース電極およびドレイン電極

31 第1の電圧印加端子

35 陽極酸化膜形成手段

(11)

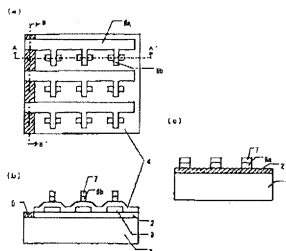
特開平9-129886

20

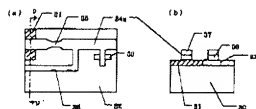
36 第2の電圧印加端子
60 NチャネルTFT
61 PチャネルTFT

62 中継電極
100 配線パターンを形成した基板
101 対向基板

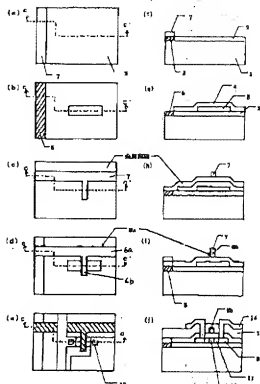
【図1】



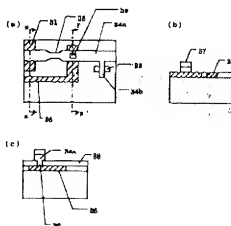
【図3】



【図2】



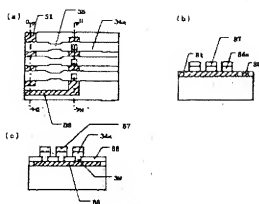
【図4】



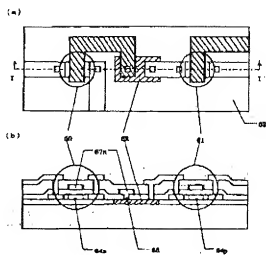
(12)

特開平9-129686

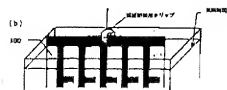
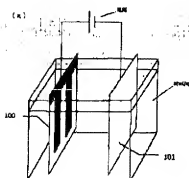
【図5】



【図6】



【図8】



(13)

時間平均 - 129886

【図7】

